

OM66xx

芯片原理图通用部分电路设计及注意事项

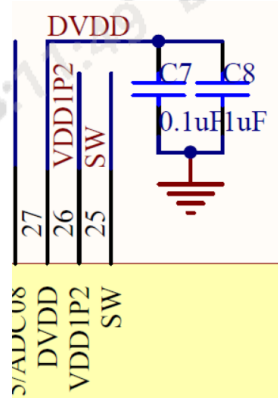
Version History

Version	Revision	Date	Author
V0.1	Initial version	2026/04/23	YYF

1. 全系列通用

因为不同系列不同封装的引脚定义不同，以下说明以引脚功能来做说明，而不是以引脚 pin。以下说明为全系列芯片有该功能引脚的设计均可通用。

1.1 DVDD 需要外挂两个 2 个滤波电容，容值分别是 0.1uf 和 1uf，布局时候一般按照 0.1uf 靠近引脚，1uf 稍在外的方式布局。

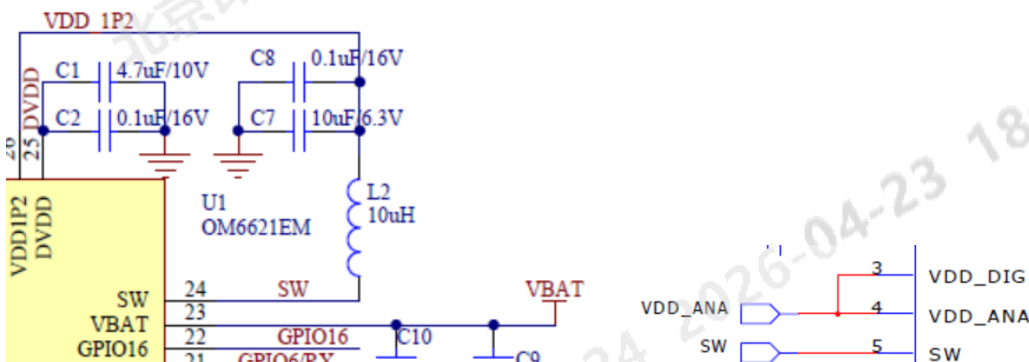


1.2 芯片外挂 DCDC 电路，布局一般按照 SW-10uH-10uf-0.1uf-VDD1P2/

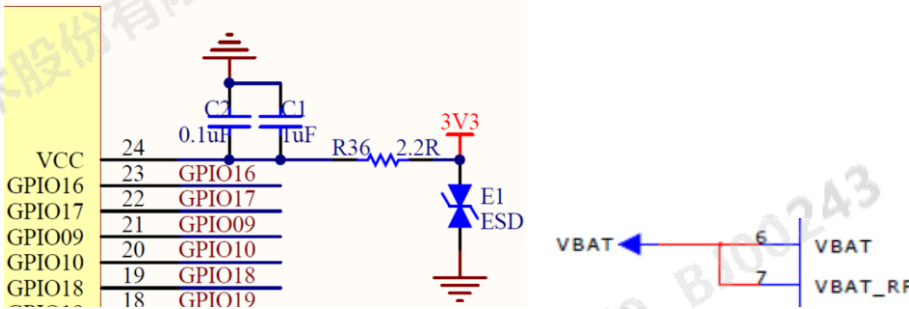
(VDD_ANA/DIG) 的布局走线设计。因为 DCDC 工作的时候会有一定的干扰，所以建议在设计 pcb 的时候在 DCDC 电路周围包一圈地并多打一些过孔。部分 SW 的边上就是 VBAT，建议 SW 和 VBAT 的走线散出 pad 后中间用 GND 铺铜隔离并打过孔，VBAT 走线可以考虑经过电容后打过孔到其他层再散出，尽量避免 VBAT 走线绕电感散出，以免 DCDC 对 VBAT 造成干扰。

如果出于成本考虑，不考虑使用 DCDC 电路而使用内部 LDO 电路，那么可以把 10uH 电感省略，但是两个电容仍需保留并靠近 VDD1P2 放置。但是 LDO 模式比 DCDC 模式一般在连接电流，广播等工作状态的时候电流会大近一倍。SDK 一般默认 DCDC 模式，如果使用 LDO 模式，需要软件切换。

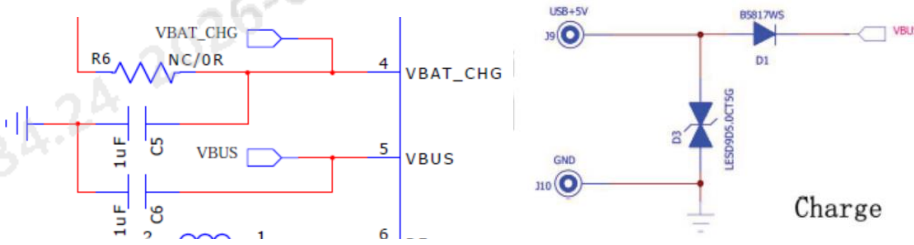
10uH 电感内阻越小越好，额定电流 60mA。



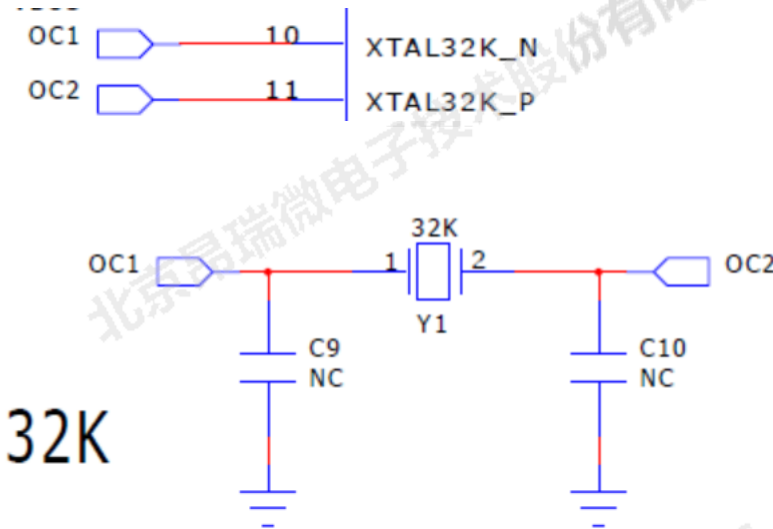
1.3 VBAT 和 VBAT_RF 外部需要放置两个滤波电容，走线注意先经过 1uf，再经过 0.1uf，再输入到芯片。对于 VBAT 这种通电通常是外部接入的电源，在输入端建议加一个 ESD 器件，并串联 1 个 2.2R 的电阻。



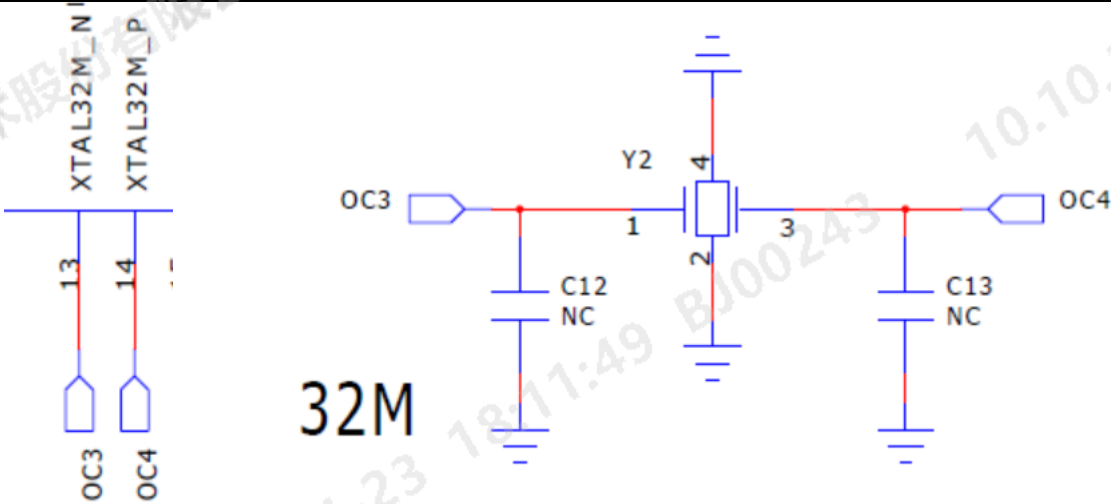
1.4 部分芯片具有锂电池充电功能，VBUS, VBAT_CHG 组成锂电池充电电路。建议在 VBUS 5V 输入端增加一个 ESD 器件，串联一个二极管可以防反接。VBUS 和 VBAT_CHG 各外挂一个 1uF 滤波电容。如果没有锂电池充电需求的，该部分电路可以 NC，VBUS 和 VBAT_CHG 悬空处理。一般充电电流可以设置为 100mA 或 300mA。



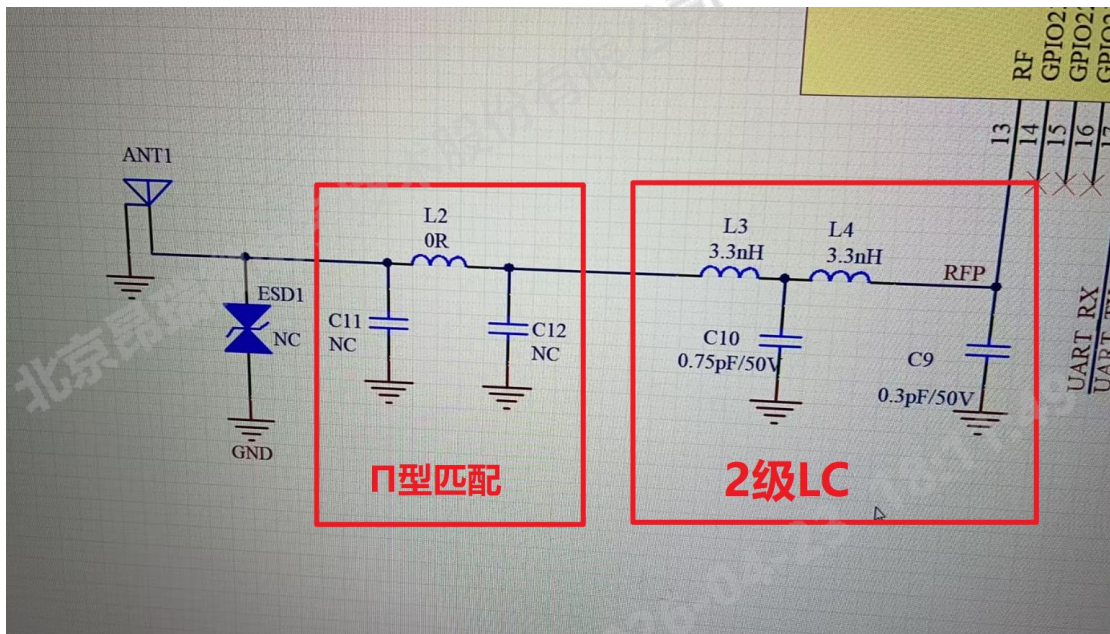
1.5 32.768Khz 电路，一般推荐采用内部 RC 电路，优点是可以省略外部 32.768khz 的晶体，但是相对的精度没有外部晶体的方式那么高。

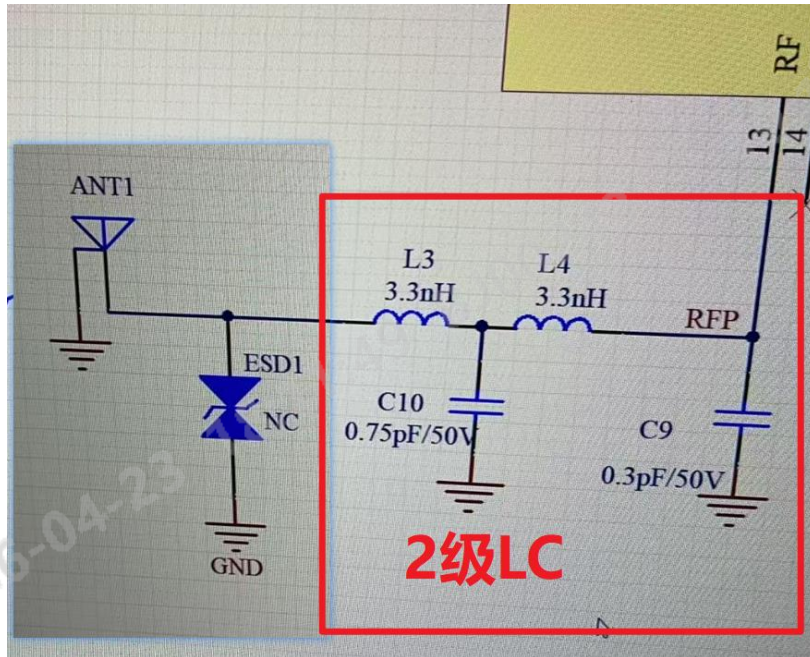


1.6 32Mhz 电路，频率选择 32Mhz，内部 ESR max 《50R，越小越好，精度推荐 10ppm，温漂 10ppm。晶振内部负载电容 CL 值根据不同款芯片推荐设计进行选择，一般可以优先考虑 9pF，这个负载值实测的频偏一般较小，在软件可以调节的范围内，从而可以节省外挂的两个电容。

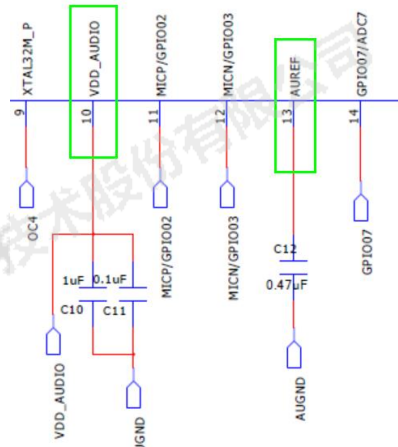


1.7 RF 天线匹配电路设计，针对板载式、贴装式等类型的天线，建议 IC 按照 2 级 LC 结构进行匹配，天线按照 Π 型网络进行匹配。而针对外接式(如 FPC)、外置式(如棒状天线)等类型天线，只需预留 2 级 LC 即可。如果产品使用的环境比较恶劣，可以考虑在靠近天线处预留放置一个 ESD 器件，注意，天线处的 ESD 器件有专门的系列，该系列的 ESD 器件的内部电容值一般都很小，建议使用电容值在 0.2pF 以下的 ESD 器件。





1.8 部分芯片具有麦克风音频输入功能，其中 VDD_AUDIO 和 AUREF 分别是麦克风电路的偏置电压电路和参考电压电路。如果不需要麦克风音频功能，则 VDD_AUDIO 和 AUREF 可以悬空，节省成本（6621E 除外）。

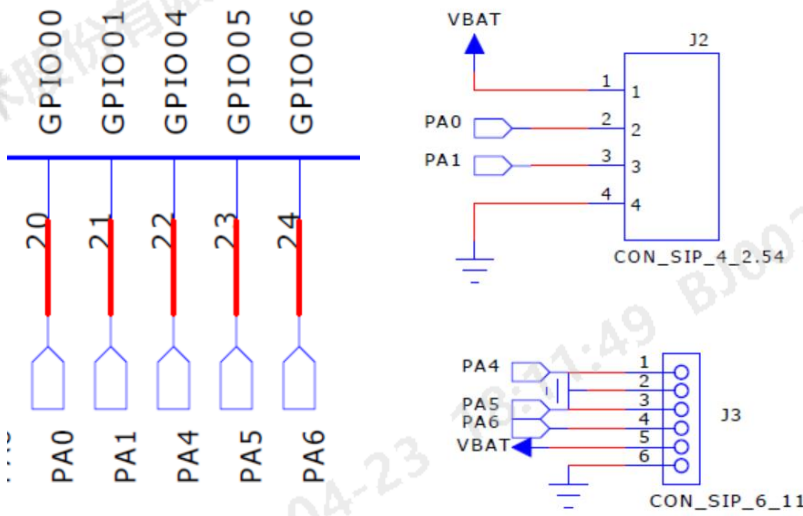


1.9 Jlink 默认使用的是 GPIO00/CLK 和 GPIO01/DIO 来作为在线调试手段。如果不需要或者 GPIO 数量不够可以这两个引脚配置为普通 GPIO 使用。

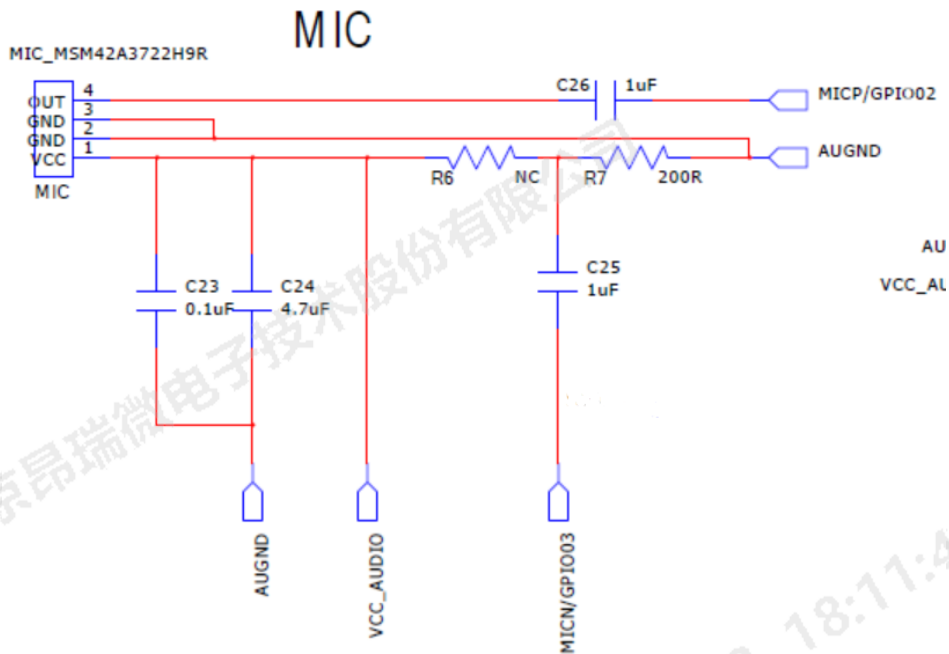
GPIO4/BOOT,GPIO5/TX,GPIO6/RX 默认作为烧录固件所用，GPIO4/BOOT 需要在板上电前把 GPIO4/BOOT 接地拉低，然后再板上电使之进入烧录模式，所以 gpio4/boot 如果被复用作为 GPIO 使用的时候请注意，外部电路不要下拉，否则一上电就进入了烧录模式。

GPIO5 和 GPIO6 这两个 IO 不建议用来作为与外部芯片串口通讯的接口，基于其默认为烧录接口，如果同时复用为通讯接口，在板上烧录的时候可能会引起干扰。

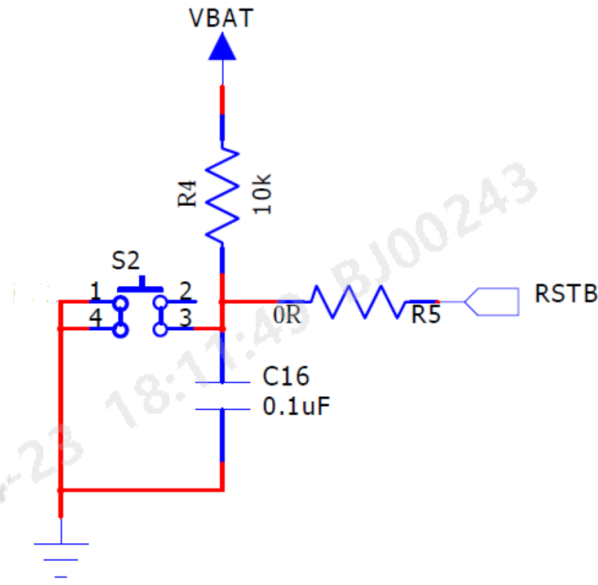
量产烧录使用串口烧录模式。



1.10 麦克风电路参考设计如下。mic_P 和 mic_N 走线以假差分的形式。Mic_N 网络在靠近麦克风处用一个 200R 的电阻接到 GND。同时，之前 1.8 部分的 VDD_AUDIO 和 AUREF 也需要上件。



1.11 带 RST 功能引脚的芯片，电路一般使用 RC 上电复位的电路，参考下图



1.12 PWM 功能，以 6629 的 pinmux 表格为例，一共有 3 个 timer，每个 timer 有 4 个通道，那么 PWM 一共可以输出 12 路。同一个 timer 的频率是一样的，但是占空比可调。（尾缀为 out 的支持 PWM 输出，尾缀为 IO 的支持 PWM 输出和 CAP 捕获）。

GPIO	timer0/1/2 cap/pwm 注: cap捕获 pwm输出pwm波
GPIO00	timer1_out[3]
GPIO01	timer1_out[2]
GPIO02	timer1_out[1]
GPIO03	timer1_out[0]
GPIO04	timer0_io[0]
GPIO05	timer0_io[1]
GPIO06	timer0_io[2]
GPIO07	timer0_io[3]
GPIO08	timer2_out[0]
GPIO09	timer2_out[1]
GPIO10	timer2_out[2]
GPIO11	timer2_out[3]
GPIO12	timer1_out[0]
GPIO13	timer1_out[1]
GPIO14	timer1_out[2]
GPIO15	timer1_out[3]

1.13 GPADC 引脚外部加 RC 滤波器，电容 C 建议使用 1nF，电阻 R 建议使用 1KΩ。

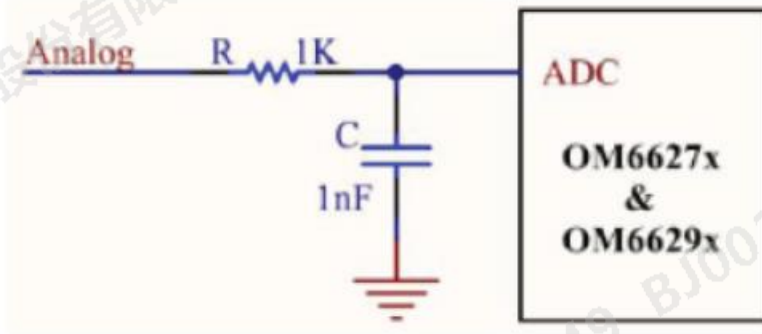
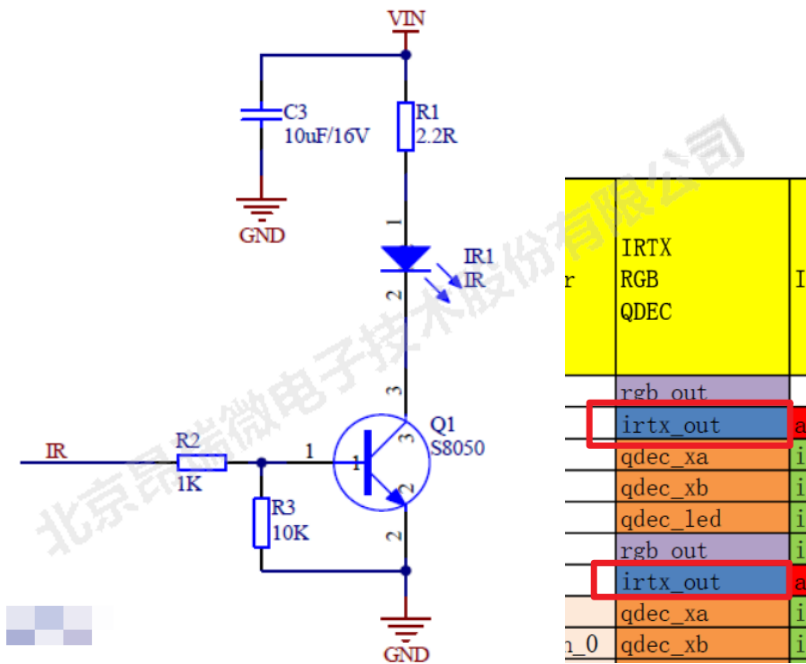


图16.1 RC滤波电路

1.14 红外发射功能电路，可以采用标注的外部三极管驱动方式，红外驱动引脚可以参考 pinmux 表格，以 6627 为例，有标注 irtx_out 功能的引脚，这些引脚可以直接调用配置 sdk 内部的红外部分功能块，而避免了自己写完整软件驱动工作。

IR



2. ESD 的防护

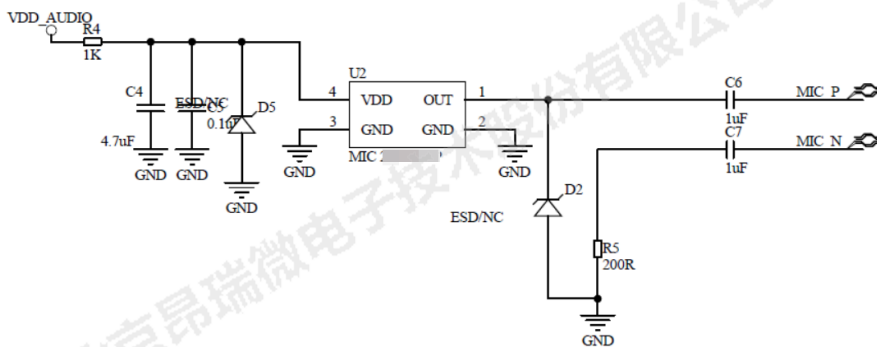
在设计过程中应该考虑 esd 的防护问题。理论上 ESD 的防护电路需要靠近源头放置。

需要重点关注的是 RF, 电源输入口, 麦克风端口, 测试点, 烧录点, 按键, 外接端口等。

2.1 一般在靠近天线放置 esd 器件, 注意天线的 ESD 器件有射频专用的系列, 该系列的寄生电容会比较小, 一般在 0.2pf 以下, 以避免寄生电容对射频参数造成过大的影响。

2.2 电源输入口一般为裸露状态, 静电测试的时候大概率是做接触式放电, 根据需要过的静电等级和实测效果来决定 esd 器件的上件与否, 但是设计的时候需要把 ESD 加上, 以便后续做优化测试。

2.3 麦克风端口, 虽然麦克风端口一般做空气静电测试, 但是一般麦克风端口在结构上会有开口作为拾音孔, 如果静电测试等级较高, 可能会击穿空气通过结构和麦克风的拾音孔侵入内部电路, 从而损伤麦克风的 P 和 N 信号线及音频电源, 所以在靠近麦克风处最好预留信号和音频电源的 ESD 位子。



2.4 测试点, 烧录点建议留 ESD 位子, 如果因为成本问题, 那么可以考虑在批量的工装治具上增加, 一般为 ESD, 串 22R~1K 左右的电阻, 再对地并一个 10pF 左右电容。

2.5 外接端口可能会在插拔的时候引起损伤, 建议预留 esd 位子。

2.6 因为结构的 ID 设计, 部分按键的部分结构可能会裸露在外, 且结构上间隙较大, 这个的位子进行空气放电测试的话, 静电可能会击穿空气并通过间隙侵入到按键引脚电路上并对芯片的按键 io 造成损伤。这类的按键建议靠近按键预留 esd 位子。

2.7 ESD 选型的时候要注意触发保护电压阈值要略高于被保护信号的电平, 否则容易误触发。

2.8 原理图及 pcb 布线的时候, 应遵循走线从测试点等源头引出, 先经过 ESD 器件后再引出到后端, 以便 ESD 器件充分发挥其作用。

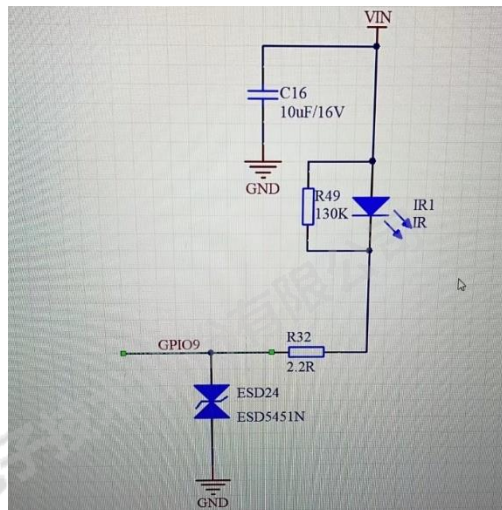
3: 个别芯片特殊说明

3.1 6621E

3.1.1 6621E 如果不使用 mic 功能，可以去掉 AUREF 的外挂电容，但是 VDD_AUDIO 这个功能引脚的外挂电容是不能去掉的，因为这是与芯片内部的 adc 功能电路共用的电容，可能会引起 adc 不准。

3.1.2 6621E 的 pin11/gpio10 引脚，该引脚默认是复位功能，可以在程序正常跑起来后配置为 gpio 功能，所以在应用的时候，外围电路上不要做下拉的设计。

3.1.3 6621E 的红外有固定的灌电流式驱动引脚 GPIO9,参考电路如下图，ESD 器件和限流电阻 2.2R 尽量靠近 IO 放置。R49/130K 电阻是在红外学习功能时使用的，如果不需要红外学习功能，可以省略 130K。



3.1.4 GPIO19 不支持中断与唤醒功能。